

(12) NACH DEM VERTRETER ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro

PCT

(43) Internationales Veröffentlichungsdatum
13. Mai 2004 (13.05.2004)(10) Internationale Veröffentlichungsnummer
WO 2004/040667 A1(51) Internationale Patentklassifikation⁷: H01L 51/20

(21) Internationales Aktenzeichen: PCT/DE2003/003588

(22) Internationales Anmelde datum:
29. Oktober 2003 (29.10.2003)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
102 50 829.1 31. Oktober 2002 (31.10.2002) DE

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): INFINEON TECHNOLOGIES AG [DE/DE]; St.-Martin-Str. 53, 81669 München (DE).

(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): GRAHAM, Andrew [GB/DE]; Gufidauner Str. 6, 81547 München

(DE). HOFMANN, Franz [DE/DE]; Herbergstr. 25B, 80995 München (DE). HÖNLEIN, Wolfgang [DE/DE]; Parkstr. 8 A, 82008 Unterhaching (DE). KRETZ, Johannes [AT/DE]; Tattenbachstr. 1, 80538 München (DE). KREUPL, Franz [DE/DE]; Mandlstr. 24, 80802 München (DE). LANDGRAF, Erhard [DE/DE]; Gerhardstr. 23, 81543 München (DE). LUYKEN, Richard, Johannes [DE/DE]; Böcklerweg 28, 81825 München (DE). RÖSNER, Wolfgang [DE/DE]; Sudetenstr. 23, 85521 Ottobrunn (DE). SCHULZ, Thomas [DE/DE]; Annette-Kolb-Anger 13/5, 81737 München (DE). SPECHT, Michael [DE/DE]; Schraudolphstr. 42, 80799 München (DE).

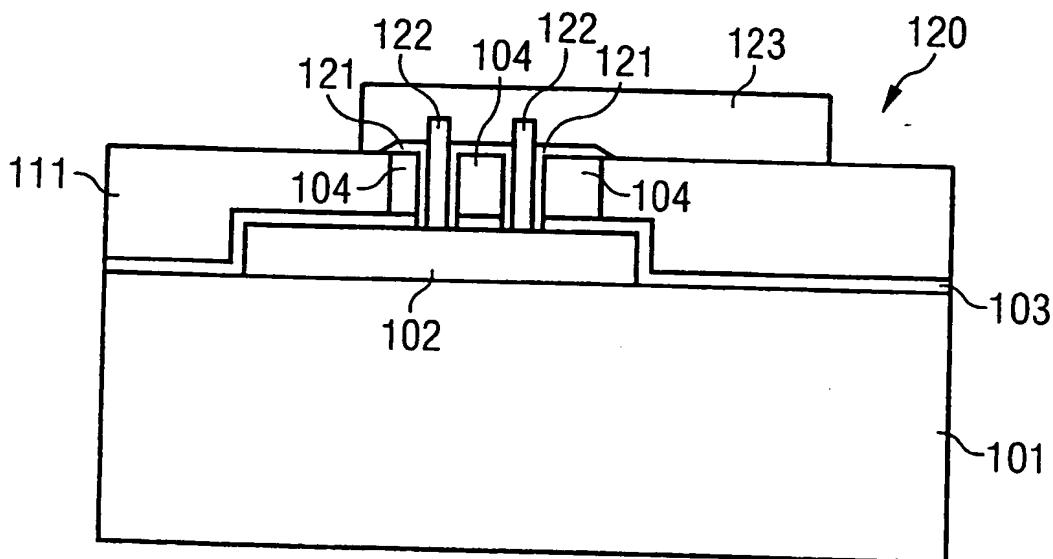
(74) Anwalt: DOKTER, Eric-Michael; Viering, Jentschura & Partner, Steinsdorfstr. 6, 80538 München (DE).

(81) Bestimmungsstaaten (national): JP, US.

[Fortsetzung auf der nächsten Seite]

(54) Title: NON-VOLATILE MEMORY CELL, MEMORY CELL ARRANGEMENT AND METHOD FOR PRODUCTION OF A NON-VOLATILE MEMORY CELL

(54) Bezeichnung: NICHTFLÜCHTIGE SPEICHERZELLE, SPEICHERZELLEN-ANORDNUNG UND VERFAHREN ZUM HERSTELLEN EINER NICHTFLÜCHTIGEN SPEICHERZELLE



(57) **Abstract:** The invention relates to a non-volatile memory cell, memory cell arrangement and method for production of a non-volatile memory cell. The non-volatile memory cell comprises a vertical field-effect transistor, with a nanoelement arranged as channel region and an electrical insulating layer at least partly surrounding the nanoelement as charge storage layer and as gate-insulating layer. The above is arranged such that electric charge carriers may be selectively introduced into or removed from the above and the electrical conductivity characteristics of the nanoelement may be influenced by the electrical charge carriers introduced into electrical insulating layer.

[Fortsetzung auf der nächsten Seite]